



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN) (11)
CỤC SỞ HỮU TRÍ TUỆ



1-0039332

(51)⁸ H04B 7/04 (13) B

-
- (21) 1-2019-02909 (22) 20/10/2017
(86) PCT/CN2017/107138 20/10/2017 (87) WO2018/082459 11/05/2018
(30) 201610963566.3 04/11/2016 CN; 201710215597.5 04/04/2017 CN
(45) 25/04/2024 433 (43) 26/08/2019 377A
(73) HUAWEI TECHNOLOGIES CO., LTD. (CN)
Huawei Administration Building Bantian, Longgang District Shenzhen, Guangdong
518129, China
(72) JIN, Huangping (CN); HAN, Wei (CN); SHANG, Peng (CN); BI, Xiaoyan (CN).
(74) Công ty Luật TNHH Phạm và Liên danh (PHAM & ASSOCIATES)
-

(54) PHƯƠNG PHÁP PHẢN HỒI THÔNG TIN TRẠNG THÁI KÊNH, PHƯƠNG PHÁP NHẬN THÔNG TIN TRẠNG THÁI KÊNH, THIẾT BỊ NGƯỜI DÙNG, THIẾT BỊ MẠNG VÀ VẬT LƯU TRỮ MÁY TÍNH ĐỌC ĐƯỢC

(57) Sáng chế đề xuất phương pháp phản hồi CSI (channel state information - thông tin trạng thái kênh), UE (user equipment - thiết bị người dùng), thiết bị mạng và vật lưu trữ máy tính đọc được. Phương pháp gồm: xác định bảng mã của ở mỗi lớp vận chuyển CSI của UE, trong đó bảng mã của CSI ở mỗi lớp vận chuyển của UE là: $W = W_1 \times W_2$, phân tử X_i trong W_2 là hệ số trọng số tương ứng với mỗi từ mã trong W_1 , và i là số nguyên lớn hơn hoặc bằng 1 và nhỏ hơn hoặc bằng K ; xác định số lượng N_i các bit bị chiếm bởi giá trị lượng tử hóa của phân tử thứ i trong W_2 , trong đó các giá trị lượng tử hóa của ít nhất hai phân tử trong W_2 chiếm các số lượng bit khác nhau; và phản hồi giá trị lượng tử hóa của phân tử thứ i đến thiết bị mạng dựa trên N_i .

Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến các công nghệ truyền thông không dây, và cụ thể là, đến phương pháp phản hồi thông tin, UE (user equipment – thiết bị người dùng), và thiết bị mạng.

Tình trạng kỹ thuật của sáng chế

Công nghệ MIMO (Multiple Input Multiple Output – đa đầu vào đa đầu ra) lớn là một trong các công nghệ chính của hệ thống truyền thông 5G, như đã được biết đến rộng rãi. Trong MIMO lớn, các anten quy mô lớn được sử dụng, sao cho hiệu suất phổ được cải thiện đáng kể. Độ chính xác của CSI (channel state information – thông tin trạng thái kênh) thu được bởi thiết bị mạng xác định hiệu năng của MIMO lớn ở mức độ lớn. Trong hệ thống FDD (frequency division duplex – song công phân chia tần số) hoặc hệ thống TDD (time division duplex – song công phân chia thời gian) mà trong đó tính thuận nghịch kênh không thể được thỏa mãn tốt hơn, bảng mã thường được sử dụng, để lượng tử hóa thông tin CSI. Do vậy, thiết kế bảng mã là vấn đề chính của MIMO lớn.

Theo giải pháp kỹ thuật đã biết, một từ mã tối ưu được lựa chọn từ các từ mã dự phòng, và từ mã được chọn được báo cáo là thông tin CSI ở dạng PMI (precoding matrix indication – chỉ báo ma trận tiền mã hóa). MIMO lớn sử dụng công nghệ NR (new radio – vô tuyến mới) có yêu cầu cao hơn đối với phản hồi CSI. Cơ cấu nêu trên không thể thỏa mãn yêu cầu CSI độ chính xác cao của NR. Do vậy, hiện tại, trong NR, việc thảo luận về thiết kế cơ cấu phản hồi CSI độ chính xác cao chủ yếu tập trung

vào phương pháp đại diện CSI bằng cách chồng chập tuyến tính các từ mã, sao cho tổn hao độ chính xác lượng tử hóa xảy ra khi CSI được đại diện bằng cách sử dụng một từ mã được bù trừ, và chất lượng phản hồi CSI được cải thiện đáng kể.

Đối với phương pháp đại diện CSI bằng cách chồng chập tuyến tính các từ mã, phương pháp phản hồi thông tin cần được đề xuất, để cải thiện độ chính xác phản hồi CSI.

Bản chất kỹ thuật của sáng chế

Do vậy, cần đề xuất phương pháp phản hồi thông tin, để cải thiện độ chính xác phản hồi CSI.

Khía cạnh thứ nhất của sáng chế đề xuất phương pháp phản hồi thông tin, gồm:

xác định bảng mã của CSI ở mỗi lớp vận chuyển của UE (user equipment – thiết bị người dùng), trong đó bảng mã của CSI ở mỗi lớp vận chuyển của UE là:

$$W = W_1 \times W_2, \text{ trong đó}$$

W là bảng mã của CSI ở mỗi lớp vận chuyển của UE, W_1 là bảng mã mức - 1, $W_1 = [b_1 \ b_2 \ \dots \ b_K]$, b_i đại diện từ mã, K là số lượng cột của W_1 , K là số nguyên dương lớn hơn hoặc bằng 1, W_2 là bảng mã mức - 2, W_2 được biểu diễn dưới dạng $W_2 = [X_1 \ X_2 \ \dots \ X_K]^T$, phần tử X_i trong W_2 là hệ số trọng số tương ứng với mỗi từ mã trong W_1 , và i là số nguyên lớn hơn hoặc bằng 1 và nhỏ hơn hoặc bằng K ;

xác định số lượng N_i các bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i trong W_2 , trong đó các giá trị lượng tử hóa của ít nhất hai phần tử trong W_2 chiếm các số lượng bit khác nhau; và

phản hồi giá trị lượng tử hóa của phần tử thứ i đến thiết bị mạng dựa trên N_i .

Khía cạnh thứ hai của sáng chế đề xuất phương pháp phân hồi thông tin, gồm:

nhận, bởi thiết bị mạng, chuỗi bit được gửi bởi UE, trong đó chuỗi bit gồm giá trị lượng tử hóa của bảng mã của CSI của UE ở mỗi lớp vận chuyển, và bảng mã của CSI ở mỗi lớp vận chuyển của UE là:

$$W = W_1 \times W_2, \text{ trong đó}$$

W là bảng mã của CSI ở mỗi lớp vận chuyển của UE, W_1 là bảng mã mức - 1, $W_1 = [b_1 \ b_2 \ \dots \ b_K]$, b_i đại diện từ mã, K là số lượng cột của W_1 , K là số nguyên dương lớn hơn hoặc bằng 1, W_2 là bảng mã mức - 2, W_2 được biểu diễn dưới dạng $W_2 = [X_1 \ X_2 \ \dots \ X_K]^T$, phần tử x_i trong W_2 là hệ số trọng số tương ứng với mỗi từ mã trong W_1 , i là số nguyên lớn hơn hoặc bằng 1 và nhỏ hơn hoặc bằng K , giá trị lượng tử hóa của bảng mã của CSI ở mỗi lớp vận chuyển của UE gồm giá trị lượng tử hóa của phần tử x_i trong W_2 , và các giá trị lượng tử hóa của ít nhất hai phần tử trong W_2 trong chuỗi bit chiếm các số lượng bit khác nhau;

xác định, bởi thiết bị mạng, số lượng N_i các bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i trong W_2 ; và

trích rút, bởi thiết bị mạng, giá trị lượng tử hóa của phần tử thứ i từ chuỗi bit nhận được dựa trên N_i .

Khía cạnh thứ ba của sáng chế đề xuất UE, gồm:

khối xử lý, được tạo cấu hình để xác định bảng mã của CSI của UE ở mỗi lớp vận chuyển, trong đó bảng mã của CSI ở mỗi lớp vận chuyển của UE là:

$$W = W_1 \times W_2, \text{ trong đó}$$

W là bảng mã của CSI ở mỗi lớp vận chuyển của UE, W_1 là bảng mã mức - 1, $W_1 = [b_1 \ b_2 \ \dots \ b_K]$, b_i đại diện từ mã, K là số lượng cột của W_1 , K là số nguyên dương lớn hơn hoặc bằng 1, W_2 là bảng mã mức - 2,

w_1 được biểu diễn dưới dạng $W_1 = [X_1 \ X_2 \ \dots \ X_K]^T$, phần tử x_i trong w_1 là hệ số trọng số tương ứng với mỗi từ mã trong w_1 , và i là số nguyên lớn hơn hoặc bằng 1 và nhỏ hơn hoặc bằng K , trong đó

khối xử lý còn được tạo cấu hình để xác định số lượng N_i các bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i trong w_1 , trong đó các giá trị lượng tử hóa của ít nhất hai phần tử trong w_1 chiếm các số lượng bit khác nhau; và

khối gửi, được tạo cấu hình để phản hồi giá trị lượng tử hóa của phần tử thứ i đến thiết bị mạng dựa trên N_i .

Khía cạnh thứ tư của sáng chế đề xuất thiết bị mạng, gồm:

khối nhận, được tạo cấu hình để nhận chuỗi bit được gửi bởi UE, trong đó chuỗi bit gồm giá trị lượng tử hóa của bảng mã của CSI của UE ở mỗi lớp vật chuyển, và bảng mã của CSI ở mỗi lớp vận chuyển của UE là:

$$W = W_1 \times W_2, \text{ trong đó}$$

W là bảng mã của CSI ở mỗi lớp vận chuyển của UE, w_1 là bảng mã mức - 1, $W_1 = [b_1 \ b_2 \ \dots \ b_K]$, b_i đại diện từ mã, K là số lượng cột của w_1 , K là số nguyên dương lớn hơn hoặc bằng 1, w_2 là bảng mã mức - 2, w_2 được biểu diễn dưới dạng $W_2 = [X_1 \ X_2 \ \dots \ X_K]^T$, phần tử x_i trong w_2 là hệ số trọng số tương ứng với mỗi từ mã trong w_1 , i là số nguyên lớn hơn hoặc bằng 1 và nhỏ hơn hoặc bằng K , giá trị lượng tử hóa của bảng mã của CSI ở mỗi lớp vận chuyển của UE gồm giá trị lượng tử hóa của phần tử x_i trong w_2 , và các giá trị lượng tử hóa của ít nhất hai phần tử trong w_2 trong chuỗi bit chiếm các số lượng bit khác nhau; và

khối xử lý, được tạo cấu hình để xác định số lượng N_i các bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i trong w_2 ; và được tạo cấu hình để trích rút giá trị lượng tử hóa của phần tử thứ i từ chuỗi bit nhận

được dựa trên N_i .

Theo các phương án thực hiện sáng chế, số lượng N_i bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i trong m_i được xác định, và các giá trị lượng tử hóa của ít nhất hai phần tử trong m_i chiếm các số lượng bit khác nhau, sao cho độ chính xác lượng tử hóa có thể được cải thiện, và ngoài ra, độ chính xác phản hồi CSI có thể được cải thiện.

Mô tả vắn tắt các hình vẽ

Fig.1 là sơ đồ của ví dụ của mạng truyền thông không dây theo phương án thực hiện sáng chế;

Fig.2 là sơ đồ của quá trình phản hồi CSI theo phương án thực hiện sáng chế;

Fig.3 là sơ đồ cấu trúc của UE theo phương án thực hiện sáng chế;

Fig.4 là sơ đồ cấu trúc của thiết bị mạng theo phương án thực hiện sáng chế;

Fig.5 là sơ đồ cấu trúc của UE theo phương án thực hiện sáng chế; và

Fig.6 là sơ đồ cấu trúc của thiết bị mạng theo phương án thực hiện sáng chế.

Mô tả chi tiết các phương án thực hiện sáng chế

Với sự phát triển liên tục của các lý thuyết truyền thông và thực tế, nhiều công nghệ truyền thông không dây hơn xuất hiện và phát triển. Các công nghệ truyền thông không dây gồm nhưng không bị giới hạn ở: công nghệ TDMA (Time Division Multiple Access – đa truy nhập phân chia thời gian), công nghệ FDMA (Frequency Division Multiple Access – đa truy nhập phân chia tần số), công nghệ CDMA (Code Division Multiple Access – đa truy nhập phân chia mã), TD-SCDMA (Time Division-Synchronous CDMA – phân chia thời gian CDMA đồng bộ), công nghệ OFDMA (Orthogonal FDMA – FDMA trực giao), công nghệ

SC-FDMA (Single Carrier – đơn kênh mang), công nghệ SDMA (Space Division Multiple Access – đa truy nhập phân chia không gian), và các công nghệ tiên hóa và dẫn xuất của các công nghệ này. Các công nghệ truyền thông không dây được làm thích ứng trong các chuẩn truyền thông không dây làm các RAT (Radio Access Technology – công nghệ truy nhập vô tuyến), để tạo các hệ thống truyền thông không dây khác nhau (hoặc các mạng) mà đã được biết đến hiện tại, gồm nhưng không bị giới hạn ở: GSM (Global System for Mobile Communications – hệ thống truyền thông di động toàn cầu), CDMA2000, WCDMA (Wideband CDMA – CDMA băng rộng), WiFi được định nghĩa 802.11 theo chuỗi chuẩn, WiMAX (Worldwide Interoperability for Microwave Access – liên tác toàn cầu đa truy nhập vi sóng), LTE (Long Term Evolution – tiến hóa dài hạn), LTE-A (Advanced – cải tiến), và các hệ thống tiên hóa của các hệ thống truyền thông không dây này. Trừ khi có lưu ý khác, các giải pháp kỹ thuật theo các phương án thực hiện sáng chế có thể được áp dụng cho các công nghệ truyền thông không dây khác nhau nêu trên và các hệ thống truyền thông không dây. Ngoài ra, các thuật ngữ “hệ thống” và “mạng” có thể được trao đổi với nhau.

Fig.1 là sơ đồ của ví dụ mạng truyền thông không dây theo phương án thực hiện sáng chế. Như được thể hiện trên Fig.1, mạng truyền thông không dây gồm các thiết bị mạng từ 102 đến 106 và các UE từ 108 đến 122. Các thiết bị mạng từ 102 đến 106 có thể truyền thông với nhau bằng cách sử dụng liên kết backhaul (chẳng hạn, được chỉ báo bởi các đường thẳng giữa các thiết bị mạng từ 102 đến 106). Liên kết backhaul có thể là liên kết backhaul hữu tuyến (chẳng hạn, sợi quang, hoặc cáp đồng), hoặc có thể là liên kết backhaul không dây (chẳng hạn, vi sóng). Các UE 108 đến 122 có thể truyền thông với các thiết bị mạng từ 102 đến 106 bằng cách sử dụng các liên kết không dây (chẳng hạn, được chỉ báo bởi các đường nét đứt giữa các thiết bị mạng từ 102 đến 106 và các UE từ 108

đến 122).

Các thiết bị mạng từ 102 đến 106 được tạo cấu hình để cấp dịch vụ truy nhập không dây cho các UE từ 108 đến 118. Cụ thể là, mỗi thiết bị mạng cấp khu vực phủ sóng dịch vụ (có thể theo cách khác được gọi là tế bào, như được chỉ báo bởi mỗi khu vực hình êlip trên Fig.1), và UE đi vào khu vực có thể truyền thông với thiết bị mạng bằng cách sử dụng tín hiệu vô tuyến, để chấp nhận dịch vụ truy nhập vô tuyến được cấp bởi thiết bị mạng. Các khu vực phủ sóng dịch vụ của các thiết bị mạng có thể trùng lặp, và UE trong khu vực trùng lặp có thể nhận các tín hiệu vô tuyến từ các thiết bị mạng. Chẳng hạn, như được thể hiện trên Fig.1, khu vực phủ sóng dịch vụ của thiết bị mạng 102 trùng lặp khu vực phủ sóng dịch vụ của thiết bị mạng 104, và UE 112 được đặt trong khu vực trùng lặp. Do vậy, UE 112 có thể nhận các tín hiệu vô tuyến từ thiết bị mạng 102 và thiết bị mạng 104. Trong ví dụ khác, như được thể hiện trên Fig.1, có khu vực trùng lặp chung giữa các khu vực phủ sóng dịch vụ của các thiết bị mạng 102, 104, và 106, và UE 120 được đặt trong khu vực trùng lặp. Do vậy, UE 120 có thể nhận các tín hiệu vô tuyến từ các thiết bị mạng 102, 104, và 106.

Tùy thuộc vào công nghệ truyền thông không dây được sử dụng, thiết bị mạng có thể theo cách khác được gọi là NodeB, eNodeB (evolved NodeB – nút B tiến hóa), AP (Access Point – điểm truy nhập), hoặc tương tự. Ngoài ra, dựa trên các kích thước của các khu vực phủ sóng dịch vụ được nêu, các thiết bị mạng có thể còn được phân loại thành macro BS (base station – trạm cơ sở) được tạo cấu hình để cấp macro tế bào, micro BS được tạo cấu hình để cấp pico tế bào, và femto BS được tạo cấu hình để cấp femto tế bào. Với sự tiến hóa liên tục của các công nghệ truyền thông không dây, thiết bị mạng trong tương lai có thể theo cách khác có tên khác.

Các UE từ 108 đến 118 có thể là các thiết bị truyền thông không dây

có chức năng truyền thông không dây. Chẳng hạn, các thiết bị truyền thông không dây gồm nhưng không bị giới hạn ở điện thoại tế bào di động, điện thoại không dây, PDA (Personal Digital Assistant – hỗ trợ số cá nhân), điện thoại thông minh, máy tính notebook, máy tính tablet, thẻ dữ liệu không dây, modem không dây, hoặc thiết bị đeo tay chẳng hạn đồng hồ thông minh. Với sự phát triển của công nghệ IOT (Internet of Things – Internet vạn vật), các khối truyền thông không dây bắt đầu được tạo cấu hình trong nhiều thiết bị hơn mà không có chức năng truyền thông trước đó, sao cho các thiết bị có chức năng truyền thông không dây, và có thể truy nhập mạng truyền thông không dây và nhận điều khiển từ xa. Chẳng hạn, các thiết bị gồm nhưng không bị giới hạn ở các thiết bị gia dụng, xe cộ, thiết bị dụng cụ, thiết bị dịch vụ, và các trang thiết bị dịch vụ. Các thiết bị này có chức năng truyền thông không dây do các khối truyền thông không dây được tạo cấu hình trong các thiết bị. Do vậy, các thiết bị thuộc phạm vi của các thiết bị truyền thông không dây. Ngoài ra, các UE 108 đến 118 có thể theo cách khác được gọi là các trạm di động, các thiết bị di động, các trạm đầu cuối di động, các trạm đầu cuối không dây, các thiết bị cầm tay, các máy khách, và tương tự.

Các anten có thể được tạo cấu hình trong các thiết bị mạng 102 đến 106 và các UE 108 đến 122, để hỗ trợ công nghệ MIMO. Ngoài ra, các UE 108 đến 122 không chỉ có thể hỗ trợ SU-MIMO (Single-User – đơn người dùng), mà cũng có thể hỗ trợ MU-MIMO (Multi-User – đa người dùng) nhờ công nghệ SDMA. Do các anten được tạo cấu hình, các thiết bị mạng 102 đến 106 và các UE 108 đến 122 có thể còn hỗ trợ linh hoạt công nghệ SISO (Single Input Single Output – một đầu vào một đầu ra), công nghệ SIMO (Single Input Multiple Output – một đầu vào nhiều đầu ra), và công nghệ MISO (Multiple Input Single Output – nhiều đầu vào một đầu ra). SIMO có thể theo cách khác được gọi là RD (Receive Diversity – phân tập nhận), và MISO có thể theo cách khác được gọi là

TD (Transmit Diversity – phân tập truyền).

Ngoài ra, thiết bị mạng 102 có thể truyền thông với các UE 104 đến 110 bằng cách sử dụng các công nghệ truyền thông không dây khác nhau. Chẳng hạn, các công nghệ truyền thông không dây gồm nhưng không bị giới hạn ở các công nghệ truyền thông không dây khác nhau nêu trên.

Nên lưu ý rằng mạng truyền thông không dây trên Fig.1 chỉ được sử dụng làm ví dụ, nhưng không được sử dụng để giới hạn các giải pháp kỹ thuật của sáng chế. Chuyên gia trong lĩnh vực nên hiểu rằng trong quá trình triển khai cụ thể, mạng truyền thông không dây còn gồm thiết bị khác. Thiết bị mạng khác, chẳng hạn, gồm nhưng không bị giới hạn ở bộ điều khiển thiết bị mạng. Ngoài ra, các thiết bị mạng và các UE có thể được tạo cấu hình theo cách khác dựa trên các yêu cầu thực.

Theo các giải pháp kỹ thuật theo các phương án thực hiện sáng chế, UE phản hồi CSI đến thiết bị mạng, và thiết bị mạng điều chỉnh, dựa trên CSI, tín hiệu vô tuyến cần được gửi đến UE, để đạt được hiệu quả nhận tốt hơn ở phía UE. Phần sau mô tả cụ thể quá trình phản hồi CSI theo các phương án thực hiện sáng chế.

Trong suốt quá trình phản hồi thông tin CSI, thiết bị mạng gửi tín hiệu DL, và tín hiệu DL mang tín hiệu chủ. UE xác định thông tin kênh dựa trên tín hiệu chủ được bao gồm trong tín hiệu DL nhận được. Chẳng hạn, thông tin kênh có thể được biểu diễn dưới dạng ma trận kênh. UE xác định, dựa trên thông tin kênh được xác định và bảng mã mã hóa định trước, bảng mã được sử dụng để biểu diễn CSI của UE, tạo CSI dựa trên bảng mã của CSI của UE, và phản hồi CSI về thiết bị mạng. Thiết bị mạng thu thập bảng mã của CSI của UE dựa trên CSI nhận được. Thiết bị mạng có thể tiền mã hóa, bằng cách sử dụng bảng mã, tín hiệu cần được gửi đến UE.

Nếu có L lớp vận tải, và L lớn hơn hoặc bằng 1, UE xác định bảng mã của CSI ở mỗi lớp vận chuyển, và tạo, dựa trên bảng mã của CSI ở mỗi

lớp vận chuyển của UE, CSI ở lớp vận tải.

Bảng mã mã hóa định trước có thể được biểu diễn dưới dạng $B = [b_1 \ b_2 \ \dots \ b_M]$, và b_i là từ mã thứ i trong bảng mã mã hóa định trước B .

Bảng mã của CSI ở mỗi lớp vận chuyển của UE có thể được biểu diễn dưới dạng:

$$W = W_1 \times W_2.$$

W là bảng mã của CSI ở mỗi lớp vận chuyển của UE. W_1 là bảng mã mức - 1, và có thể được biểu diễn dưới dạng $W_1 = [b_1 \ b_2 \ \dots \ b_K]$. b_i trong W_1 đại diện từ mã. K là số lượng cột của W_1 , và K là số nguyên dương lớn hơn hoặc bằng 1. b_i trong W_1 có thể là vệt vector, và b_i trong W_1 là từ mã được chọn từ bảng mã B . UE có thể lựa chọn từ mã thích hợp từ bảng mã mã hóa định trước dựa trên thông tin kênh được xác định và dựa trên tiêu chí lựa chọn định trước (chẳng hạn, tiêu chí lựa chọn định trước gồm nhưng không bị giới hạn ở tiêu chí dung lượng kênh lớn nhất, tiêu chí lỗi bình phương trung bình nhỏ nhất, hoặc tiêu chí giá trị suy biến nhỏ nhất). b_i mà được chọn từ bảng mã B có thể được chọn bởi UE từ bảng mã B dựa trên thông tin kênh. Chẳng hạn, từ mã được chọn là K cơ sở lớn nhất thu được bằng cách chiếu vector đặc trưng kênh của UE hoặc vector tiền mã hóa được tính toán bằng cách sử dụng thông tin kênh của UE trên bảng mã B . UE có thể lựa chọn bảng mã W_1 dựa trên thông tin kênh băng rộng hoặc băng hẹp, và ở hệ thống thực, một hoặc nhiều băng phụ được phân phối đến UE. Thông tin kênh băng rộng được sử dụng để chỉ báo toàn bộ đặc tính kênh của tất cả các băng phụ bị chiếm bởi UE, và là, chẳng hạn, phương tiện của thông tin kênh của tất cả các băng phụ được phân phối. Thông tin kênh được sử dụng để biểu diễn đặc tính kênh, và có thể là kênh H hoặc ma trận liên quan H .

W_1 có thể được biểu diễn theo cách khác như là

$W_1 = [p_1 b_1 \quad p_2 b_2 \quad \cdots \quad p_K b_K]$, K là số lượng cột của W_1 , K là số nguyên dương lớn hơn hoặc bằng 1, b_i trong W_1 đại diện từ mã, D_i đại diện thông tin trọng số biên độ của từ mã tương ứng, $0 \leq p_i \leq 1$, và $p_1 = 1$. b_i trong W_1 có thể là vector cột, và b_i trong W_1 là từ mã được chọn từ bảng mã B . UE có thể lựa chọn an appropriate từ mã thích hợp từ bảng mã mã hóa định trước dựa trên thông tin kênh băng rộng hoặc băng hẹp được xác định và dựa trên tiêu chí lựa chọn định trước (chẳng hạn, tiêu chí lựa chọn định trước gồm nhưng không bị giới hạn ở tiêu chí dung lượng kênh lớn nhất, tiêu chí lỗi bình phương trung bình nhỏ nhất, hoặc tiêu chí giá trị suy biến nhỏ nhất). b_i trong W_1 và được chọn từ bảng mã B có thể được chọn bởi UE từ bảng mã B dựa trên thông tin kênh. Chẳng hạn, các từ mã được chọn là K cơ sở lớn nhất thu được bằng cách chiếu vector đặc trưng kênh của UE hoặc vector tiền mã hóa được tính toán bằng cách sử dụng thông tin kênh của UE trên bảng mã B . Thông tin trọng số biên độ D_i của từ mã tương ứng cũng có thể thu được dựa trên thông tin kênh băng rộng hoặc băng hẹp của UE.

Thiết bị đầu nhận có thể xác định ma trận kênh bằng cách sử dụng tín hiệu chủ được truyền bởi thiết bị đầu truyền.

W_2 là bảng mã mức - 2, W_2 có thể được biểu diễn dưới dạng $W_2 = [X_1 \quad X_2 \quad \cdots \quad X_K]^T$, và phần tử X_i trong W_2 là hệ số trọng số tương ứng với mỗi từ mã b_i trong W_1 . i là số nguyên lớn hơn hoặc bằng 1 và nhỏ hơn hoặc bằng K . Bảng mã W_2 có thể được tính toán bằng cách sử dụng thông tin kênh băng rộng của UE, sao cho mỗi băng phụ trong các băng phụ của UE tương ứng với cùng hệ số bảng mã. Nói cách khác, trong trường hợp này, UE cần phản hồi chỉ một W_2 . Bảng mã W_2 có thể được tính toán bằng cách sử dụng thông tin kênh băng hẹp của UE, sao

cho mỗi băng phụ của UE tương ứng với một hệ số băng mã. Nói theo cách khác, trong trường hợp này, UE cần phản hồi w_2 trong mỗi băng phụ. Hệ số trọng số trong w_2 là cơ sở thu được bằng cách chiếu vector đặc trưng kênh băng rộng hoặc băng hẹp của UE hoặc vector tiền mã hóa được tính toán bằng cách sử dụng thông tin kênh băng rộng hoặc băng hẹp của UE trên w_1 . Thông thường, hệ số trọng số của từ mã trong w_1 có

$$w_1 = \begin{pmatrix} \alpha_{11} \\ \alpha_{21} \\ \vdots \\ \alpha_{K1} \end{pmatrix}$$

thể được biểu diễn dưới dạng w_2 , được biểu diễn dưới dạng $w_2 = [X_1 \ X_2 \ \dots \ X_K]^T$, thu được bằng cách thực hiện chuyển vị cột trên w_1 .

w_2 cũng có thể được biểu diễn dưới dạng: $w_2 = [1 \ X_2 \ \dots \ X_K]^T$.

Phần tử 1 trong w_2 là hệ số trọng số tương ứng với vector cột thứ nhất của w_1 , X_i là hệ số trọng số tương ứng với vector cột thứ i của w_1 , và i là số nguyên lớn hơn hoặc bằng 2 và nhỏ hơn hoặc bằng K . Bảng mã w_2 có thể được tính toán bằng cách sử dụng thông tin kênh băng rộng của UE, sao cho mỗi băng phụ trong các băng phụ của UE tương ứng với cùng hệ số băng mã. Nói theo cách khác, trong trường hợp này, UE cần phản hồi chỉ một w_2 . Bảng mã w_2 có thể được tính toán bằng cách sử dụng thông tin kênh băng hẹp của UE, sao cho mỗi băng phụ của UE tương ứng với một hệ số băng mã. Nói theo cách khác, trong trường hợp này, UE cần phản hồi w_2 trong mỗi băng phụ. Hệ số trọng số trong w_2 thường là cơ sở thu được bằng cách chiếu vector đặc trưng kênh băng rộng hoặc băng hẹp của UE hoặc vector tiền mã hóa được tính toán bằng cách sử dụng thông tin kênh băng rộng hoặc băng hẹp của UE trên w_1 . Thông thường, hệ số trọng số của từ mã trong w_2 có thể được biểu diễn dưới dạng

$$W_2' = \begin{pmatrix} 1 \\ \alpha_{21} \\ \vdots \\ \alpha_{K1} \end{pmatrix}, \text{ và } W_2, \text{ được biểu diễn dưới dạng } W_2 = [1 \ X_2 \ \dots \ X_K]^T,$$

thu được bằng cách thực hiện chuyển vị cột.

Việc tạo CSI dựa trên bảng mã của CSI ở mỗi lớp vận chuyển của UE thường nghĩa là các chỉ mục tương ứng với các giá trị của w_1 và w_2 tương ứng trong bảng mã của CSI ở mỗi lớp vận chuyển của UE được mang trong PMI tương ứng, và các PMI được phản hồi dưới dạng CSI. Bên cạnh PMI, CSI có thể còn gồm ít nhất một trong các bộ chỉ báo sau: CQI (Channel Quality Indicator – bộ chỉ báo chất lượng kênh) và RI (Rank Indication – chỉ báo xếp hạng). Tài nguyên giao diện không khí bị giới hạn, và số lượng các bit được sử dụng để truyền CSI bị giới hạn. Để truyền, bằng cách sử dụng số lượng bit giới hạn, bảng mã W_2 mà trong đó các giá trị liên tục, các giá trị của các phần tử trong w_2 cần được lượng tử hóa, sao cho chuỗi bit xuất ra được sử dụng để chỉ báo các chỉ mục của các giá trị phần tử trong W_2 . Lượng tử hóa nghĩa là khoảng liên tục được biểu diễn dưới dạng các khoảng rời rạc. Chẳng hạn, khoảng [0-10] được phân chia thành bốn khoảng phụ: [0-4], [5-6], [7-8], và [8-10], và bốn khoảng phụ lần lượt được biểu diễn bằng cách sử dụng các chỉ mục 0, 1, 2, và 3. Chẳng hạn, giá trị 3 thuộc khoảng phụ [0-4], và có thể được đánh chỉ mục bằng cách sử dụng chỉ mục 0.

Theo phương án thực hiện sáng chế, số lượng N_i các bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i trong w_2 được xác định, và các giá trị lượng tử hóa của ít nhất hai phần tử trong w_2 chiếm các số lượng bit khác nhau, sao cho độ chính xác lượng tử hóa có thể được cải thiện, và ngoài ra, độ chính xác phản hồi CSI có thể được cải thiện.

Theo phương án thực hiện sáng chế, số lượng M_i các bit bị chiếm

bởi giá trị lượng tử hóa của D_i trong W_1 và số lượng N_i bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i trong w_2 được xác định. Đối với D_i ($i=2$ đến K) trong W_1 , các giá trị lượng tử hóa của ít nhất hai phần tử chiếm các số lượng bit khác nhau, và đối với các phần tử từ phần tử thứ hai đến phần tử thứ K trong w_2 , các giá trị lượng tử hóa của ít nhất hai phần tử chiếm các số lượng bit khác nhau. Theo cách khác, đối với D_i ($i=2$ đến K) trong W_1 , các giá trị lượng tử hóa của tất cả các phần tử chiếm số lượng bit giống nhau, và đối với các phần tử từ phần tử thứ hai đến phần tử thứ K trong w_2 , các giá trị lượng tử hóa của ít nhất hai phần tử chiếm các số lượng bit khác nhau. Theo cách khác, đối với D_i ($i=2$ đến K) trong W_1 , các giá trị lượng tử hóa của ít nhất hai phần tử chiếm các số lượng bit khác nhau, và đối với các phần tử từ phần tử thứ hai đến phần tử thứ K trong w_2 , các giá trị lượng tử hóa của tất cả các phần tử chiếm số lượng bit giống nhau.

Trong hoạt động thực, có thể có các phương pháp thu thập W_1 và W_2 . Chẳng hạn, trước hết, W_1 và W_2 có thể được xác định dựa trên thông tin kênh băng rộng, và sau đó, một trong W_1 và W_2 được cập nhật dựa trên thông tin kênh băng hẹp. Theo cách này, một trong W_1 và W_2 được thu thập thu được dựa trên thông tin băng rộng, và giá trị còn lại thu được dựa trên thông tin băng hẹp. Đối với nội dung nêu trên, tham khảo giải pháp kỹ thuật đã biết, và các chi tiết không được mô tả trong bản mô tả. Theo cách khác, W_1 và W_2 có thể được xác định dựa trên thông tin kênh băng hẹp, và sau đó, một trong W_1 và W_2 được cập nhật dựa trên thông tin kênh băng rộng. Theo cách này, một trong W_1 và W_2 được thu thập thu được dựa trên thông tin băng rộng, và giá trị còn lại thu được dựa trên thông tin băng hẹp. Đối với nội dung nêu trên, tham khảo giải pháp kỹ thuật đã biết, và các chi tiết không được mô tả trong bản mô tả. Theo cách

khác, W_1 và W_2 có thể được xác định một cách tương ứng dựa trên thông tin kênh băng rộng và thông tin kênh băng hẹp, và phương pháp cụ thể không được mô tả.

Fig.2 là lưu đồ của phương pháp phân hồi CSI 200 theo phương án thực hiện thứ nhất của sáng chế. Phương pháp có thể được áp dụng cho hệ thống truyền thông trên Fig.1.

Phương pháp 200 gồm các bước sau.

S210. UE xác định bảng mã của CSI của UE ở mỗi lớp vận chuyển.

Đối với các phần mô tả của bảng mã của CSI ở mỗi lớp vận chuyển của UE, tham khảo các phần mô tả nêu trên, và các chi tiết không được mô tả ở đây.

Một cách tùy chọn, trước khi xác định bảng mã của CSI ở mỗi lớp vận chuyển của UE, UE có thể nhận tín hiệu chủ được gửi bởi thiết bị mạng. UE xác định thông tin kênh dựa trên tín hiệu chủ nhận được. Chẳng hạn, thông tin kênh có thể được biểu diễn dưới dạng ma trận kênh. UE xác định, dựa trên thông tin kênh được xác định và bảng mã mã hóa định trước, bảng mã được sử dụng để biểu diễn CSI của UE.

Một cách tùy chọn, phần tử x_i trong w_2 có thể là số phức, x_i có thể được biểu diễn dưới dạng $x_i = \alpha_i e^{j\theta_i}$, α_i đại diện biên độ của phần tử thứ i , và θ_i đại diện pha của phần tử thứ i .

S220. UE xác định số lượng N_i các bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i trong w_2 , trong đó các giá trị lượng tử hóa của ít nhất hai phần tử trong w_2 chiếm các số lượng bit khác nhau.

Số lượng các bit bị chiếm bởi các giá trị lượng tử hóa của tất cả các phần tử trong w_2 có thể được biểu diễn bằng cách sử dụng N_{total} . Một cách tùy chọn, $N_{total} = K * M$, trong đó K là số lượng cột của w_1 , K là số nguyên dương lớn hơn hoặc bằng 1, và M là trung bình của các số lượng bit của các giá trị được lượng tử hóa trên phần tử khi vectơ cột của w_2

được lượng tử hóa.

Một cách tùy chọn, giá trị lượng tử hóa của b_i trong w_i và số lượng các bit bị chiếm bởi giá trị lượng tử hóa của b_i trong w_i cần được xác định.

Một cách tùy chọn, nếu phần tử x_i trong w_i là số phức, giá trị lượng tử hóa của biên độ của phần tử x_i và giá trị lượng tử hóa của pha của phần tử x_i cần được xác định riêng rẽ. Phương pháp còn gồm: xác định riêng rẽ số lượng N_{i-amp} bit bị chiếm bởi giá trị lượng tử hóa của biên độ của phần tử thứ i và số lượng $N_{i-phase}$ các bit bị chiếm bởi giá trị lượng tử hóa của pha của phần tử thứ i . Một cách tùy chọn, khi N_i nhỏ hơn ngưỡng, $N_{i-phase} = N_i$; hoặc khi N_i lớn hơn hoặc bằng ngưỡng, N_{i-amp} và $N_{i-phase}$ được xác định dựa trên tỷ lệ, và $N_{i-amp} + N_{i-phase} = N_i$. Chẳng hạn,

$$N_{i-phase} = \begin{cases} N_i & N_i \leq 2 \\ 2 & 2 < N_i \leq 4 \\ \lfloor N_i * \omega \rfloor & N_i > 4 \end{cases}, \text{ và } N_{i-amp} = N_i - N_{i-phase}, \text{ trong đó } 0 < \omega < 1, \text{ và}$$

ω là tỷ lệ $N_{i-phase}$ trên N_{total} .

Một cách tùy chọn, phần tử thứ i trong w_i có thể được phân chia thành phần thực và phần ảo để lượng tử hóa riêng rẽ. Chi tiết tham khảo phương pháp lượng tử hóa pha và biên độ nêu trên.

Một cách tùy chọn, giá trị lượng tử hóa của b_i trong w_i và bit bị chiếm bởi giá trị lượng tử hóa của b_i trong w_i cần được xác định.

S230. UE phản hồi giá trị lượng tử hóa của phần tử thứ i đến thiết bị mạng dựa trên N_i .

Khi UE phản hồi giá trị lượng tử hóa của phần tử thứ i dựa trên N_i , UE thường thêm giá trị lượng tử hóa của phần tử thứ i vào PMI tương ứng dựa trên N_i , và phản hồi PMI về thiết bị mạng as CSI.

Một cách tùy chọn, UE phản hồi giá trị lượng tử hóa của b_i trong w_i

về thiết bị mạng dựa trên bit bị chiếm bởi giá trị lượng tử hóa của b_i trong w_1 . Cụ thể là, giá trị lượng tử hóa của b_i trong w_1 được thêm vào PMI tương ứng, và PMI được phản hồi về thiết bị mạng làm CSI.

Một cách tùy chọn, thiết bị mạng và UE có thể định trước bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i trong w_2 , hoặc thiết bị mạng có thể xác định, dựa trên bit bị chiếm bởi giá trị lượng tử hóa của b_i trong w_1 , bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i trong w_2 , hoặc UE thông báo bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i trong w_2 .

S240. Thiết bị mạng nhận chuỗi bit được gửi bởi UE, trong đó chuỗi bit gồm giá trị lượng tử hóa của bảng mã của CSI ở mỗi lớp vận chuyển của UE.

Giá trị lượng tử hóa của bảng mã của CSI ở mỗi lớp vận chuyển của UE gồm giá trị lượng tử hóa của phần tử x_i trong w_2 , và các giá trị lượng tử hóa của ít nhất hai phần tử trong w_2 chiếm các số lượng bit khác nhau in chuỗi bit.

Một cách tùy chọn, nếu phần tử x_i trong w_2 là số phức, giá trị lượng tử hóa của phần tử x_i trong w_2 gồm giá trị lượng tử hóa của biên độ của phần tử x_i và giá trị lượng tử hóa của pha của phần tử x_i .

Một cách tùy chọn, nếu UE gửi giá trị lượng tử hóa của b_i trong w_1 , thiết bị mạng nhận giá trị lượng tử hóa của b_i trong w_1 từ UE.

S250. Thiết bị mạng xác định số lượng N_i bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i trong w_2 .

Một cách tùy chọn, nếu UE thêm giá trị lượng tử hóa của b_i trong w_1 vào PMI tương ứng, và phản hồi PMI về thiết bị mạng làm CSI, phương pháp còn gồm: xác định, bởi thiết bị mạng, số lượng các bit bị chiếm bởi giá trị lượng tử hóa của b_i trong w_1 .

Một cách tùy chọn, nếu phần tử x_i trong w_2 là số phức, phương

pháp còn gồm: xác định riêng rẽ số lượng N_{i-amp} các bit bị chiếm bởi giá trị lượng tử hóa của biên độ của phần tử thứ i và số lượng $N_{i-phase}$ các bit bị chiếm bởi giá trị lượng tử hóa của pha của phần tử thứ i . Bước này giống bước S220, và chi tiết tham khảo bước S220.

S260. Thiết bị mạng trích rút giá trị lượng tử hóa của phần tử thứ i từ chuỗi bit nhận được dựa trên N_i .

Một cách tùy chọn, nếu UE thêm giá trị lượng tử hóa của b_i trong w_i vào PMI tương ứng, và phản hồi PMI về thiết bị mạng làm CSI, phương pháp còn gồm: trích rút, bởi thiết bị mạng, giá trị lượng tử hóa của b_i dựa trên số lượng các bit bị chiếm bởi giá trị lượng tử hóa của b_i trong w_i .

Một cách tùy chọn, thiết bị mạng và UE có thể định trước bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i trong w_2 , hoặc thiết bị mạng có thể xác định, dựa trên bit bị chiếm bởi giá trị lượng tử hóa của b_i trong w_1 , bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i trong w_2 , hoặc UE thông báo bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i trong w_2 . Thiết bị mạng trích rút giá trị lượng tử hóa của phần tử thứ i từ chuỗi bit nhận được dựa trên bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i và dựa trên N_i .

Theo phương án thực hiện sáng chế, số lượng N_i bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i được xác định, và các giá trị lượng tử hóa của ít nhất hai phần tử trong w_2 chiếm các số lượng bit khác nhau, sao cho độ chính xác lượng tử hóa có thể được cải thiện, và ngoài ra, CSI độ chính xác phản hồi có thể được cải thiện.

Phương án thực hiện thứ hai của sáng chế đề xuất phương pháp phản hồi CSI khác. Khác biệt giữa phương án thực hiện thứ hai và phương án thực hiện thứ nhất nằm ở chỗ phương pháp còn gồm: thực hiện, bởi UE, xử lý chuẩn hóa trên w_2 dựa trên phần tử thứ N trong w_2 , trong đó N là

số nguyên lớn hơn hoặc bằng 1 và nhỏ hơn hoặc bằng K. Việc xác định số lượng N_i các bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i trong w_1 gồm: khi $i=N$, $N_i=0$. Nói theo cách khác, tổng các số lượng bit lượng tử hóa của (K-1) phần tử khác ngoài phần tử thứ N bằng N_{total} . Nói theo cách khác, phần tử thứ N không cần được lượng tử hóa.

Một cách tùy chọn, giá trị của N là giá trị được thỏa thuận trước giữa UE và thiết bị mạng. Nói theo cách khác, thiết bị mạng và UE biết trước tham chiếu của phần tử lượng tử hóa thứ i trong w_1 , và giá trị lượng tử hóa của phần tử thứ N không cần được thông báo. Chẳng hạn, N bằng 1 hoặc K. Nói theo cách khác, phần tử thứ N là phần tử thứ nhất hoặc cuối cùng trong w_1 . Một cách tùy chọn, nếu chuỗi của các PMI của bảng mã w_1 tương ứng với các phần tử trong w_1 được định trước, các PMI của bảng mã w_1 được sắp xếp để cải thiện hiệu năng của sáng chế. Chẳng hạn, khi UE lựa chọn PMI của bảng mã w_1 , được tính toán các giá trị biên độ lý tưởng của các phần tử của vector cột của bảng mã w_1 được sắp xếp theo thứ tự tăng dần hoặc giảm dần. Chẳng hạn, phần tử thứ N là phần tử tương ứng với giá trị lớn nhất trong tất cả các phần tử trong mỗi cột trong bảng mã W_2 .

Theo phương pháp phản hồi CSI thứ hai theo phương án thực hiện sáng chế, giá trị của N là giá trị được thỏa thuận trước giữa UE và thiết bị mạng, UE không cần thông báo thiết bị mạng của giá trị lượng tử hóa của phần tử thứ N, và tổng các số lượng bit lượng tử hóa của (K-1) phần tử khác ngoài phần tử thứ N là N_{total} , sao cho độ chính xác lượng tử hóa có thể còn được cải thiện.

Phương án thực hiện thứ ba của sáng chế đề xuất phương pháp phản hồi CSI khác. Khác biệt của phương án thực hiện thứ ba với phương án thực hiện thứ hai và phương án thực hiện thứ nhất nằm ở chỗ việc xác định số lượng N_i bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i in w_1 gồm: khi $i \neq N$, giá trị của N_i được tương quan dương với giá trị

biên độ của phần tử thứ i .

Một cách tùy chọn, khi $i \neq N$, $N_i = N_{total} \cdot \left[\frac{\rho_i}{\sum_{i=1}^K \rho_i} \right]$. ρ_i là giá trị

biên độ của phần tử thứ i , $\lfloor x \rfloor$ đại diện số nguyên lớn nhất không lớn hơn x , và N_{total} là số lượng các bit bị chiếm bởi các giá trị lượng tử hóa của tất cả các phần tử trong w_1 .

Một cách tùy chọn, $N_i = N_{base} + N_{add,i} \cdot N_{base}$ là số lượng bit cơ sở bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i , và $N_{add,i}$ là số lượng bit bổ sung bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i .

Một cách tùy chọn, $N_{add,i}$ thu được sau khi thực hiện phân phối thêm dựa trên số lượng $N_{rest} = N_{total} - (K-1)N_{base}$ bit còn lại, và

$$N_{add,i} = \begin{cases} N_{total} - (K-1)N_{base} & i = 1 \\ \lfloor N_{add,i-1} / 2 \rfloor & i > 2 \\ 1 & N_{add,i-1} = 1 \end{cases}.$$

$\lfloor x \rfloor$ đại diện số nguyên lớn nhất không lớn hơn x .

Theo phương án thực hiện thứ ba, số lượng N_i các bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i trong w_1 được tương quan dương với giá trị biên độ của phần tử thứ i , sao cho độ chính xác lượng tử hóa có thể còn được cải thiện.

Phương án thực hiện thứ tư của sáng chế đề xuất phương pháp phân hồi CSI khác. Khác biệt giữa phương án thực hiện thứ tư và các phương án thực hiện nêu trên ở chỗ: nếu x_i là số phức và gồm biên độ và pha, khi $i \neq N$, phương pháp còn gồm: lượng tử hóa biên độ của phần tử thứ i . Việc lượng tử hóa biên độ của phần tử thứ i gồm: khi lượng tử hóa biên độ của phần tử thứ i , lượng tử hóa biên độ vi phân của phần tử thứ i ,

trong đó biên độ vi phân của phần tử thứ i là tỷ lệ $\frac{\rho_i}{\rho_{i-1}}$ của giá trị biên

độ ρ_i của phần tử thứ i trên giá trị biên độ ρ_{i-1} của phần tử thứ $(i-1)$.

Một cách tùy chọn, việc lượng tử hóa $\frac{\rho_i}{\rho_{i-1}}$ gồm: ánh xạ biên độ vi phân $\frac{\rho_i}{\rho_{i-1}}$ của phần tử thứ i đến miền góc, để thu thập ζ_i , và lượng tử hóa ζ_i .

Khi giá trị biên độ của phần tử thứ i nhỏ hơn giá trị biên độ của phần tử thứ $(i-1)$, khoảng của biên độ vi phân là $(0, 1)$, và $\frac{\rho_i}{\rho_{i-1}}$ được ánh xạ đến miền góc để lượng tử hóa. Khi giá trị biên độ của phần tử thứ i lớn hơn giá trị biên độ của phần tử thứ $(i-1)$, giá trị lượng tử hóa của biên độ vi phân của phần tử thứ i được gán bằng 1. Chẳng hạn:

$$\begin{cases} \zeta_i = \frac{4}{\pi} \tan^{-1} \left(\frac{\rho_i}{\rho_{i-1}} \right) & \rho_{i-1} > \rho_i \\ \zeta_i = 1 & \rho_{i-1} < \rho_i \end{cases}$$

Một cách tùy chọn, giá trị lượng tử hóa của biên độ của phần tử thứ i là:

$$(\rho_i)^q = (\rho_{i-1})^q \cdot \left(\frac{\rho_i}{\rho_{i-1}} \right)^q$$

$(\rho_i)^q$ đại diện giá trị lượng tử hóa của biên độ của phần tử thứ i trong w_1 , và $\left(\frac{\rho_i}{\rho_{i-1}} \right)^q$ đại diện giá trị lượng tử hóa của biên độ vi phân của phần tử thứ i trong w_2 .

Một cách tùy chọn, x_i là số phức và gồm biên độ và pha, và khi $i \neq N$, phương pháp còn gồm: lượng tử hóa pha của phần tử thứ i bằng cách sử dụng MPSK (multiple phase shift keying – khóa dịch đa pha). Một cách tùy chọn, lượng tử hóa pha của phần tử thứ i bằng cách sử dụng MPSK gồm:

khi số lượng các bit được phân phối để lượng tử hóa pha của phần tử thứ i là b , pha được lượng tử hóa thuộc $\frac{j}{2^b} 2\pi$, trong đó $j = 0 \sim 2^b - 1$.

Theo phương án thực hiện thứ tư, khi biên độ của phần tử thứ i trong w_i được lượng tử hóa, biên độ vi phân của phần tử thứ i được lượng tử hóa, và biên độ vi phân của phần tử thứ i là tỷ lệ $\frac{\rho_i}{\rho_{i-1}}$ của giá trị biên độ ρ_i của phần tử thứ i trên giá trị biên độ ρ_{i-1} của phần tử thứ $(i-1)$. Biên độ vi phân của phần tử được lượng tử hóa, sao cho khoảng lượng tử hóa được giảm, và ngoài ra, độ chính xác lượng tử hóa được cải thiện.

Dựa trên cùng ý tưởng kỹ thuật, phương án thực hiện sáng chế đề xuất UE 300, được tạo cấu hình để thực hiện phương pháp theo các phương án thực hiện sáng chế. Đối với nội dung liên quan, tham khảo các phần mô tả của phương pháp, và các chi tiết không được mô tả ở đây. UE có thể truyền thông với thiết bị mạng theo các phương án thực hiện sáng chế. Như được thể hiện trên Fig.3:

UE 300 gồm khối xử lý 302 và khối gửi 303. Khối xử lý có thể cụ thể là bộ xử lý, và khối gửi có thể cụ thể là bộ truyền. Một cách tùy chọn, UE có thể còn gồm khối nhận 301. Khối nhận có thể cụ thể là bộ nhận.

Khối xử lý được tạo cấu hình để xác định bảng mã của CSI của UE ở mỗi lớp vật chuyển. Đối với thông tin liên quan của bảng mã của UE của CSI ở mỗi lớp vật chuyển, tham khảo các phần mô tả nêu trên, và các chi tiết không được mô tả ở đây.

Khối xử lý còn được tạo cấu hình để xác định số lượng N_i bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i trong w_i , trong đó các giá trị lượng tử hóa của ít nhất hai phần tử trong w_i chiếm các số lượng bit khác nhau.

Khối gửi được tạo cấu hình để phản hồi giá trị lượng tử hóa của phần tử thứ i đến thiết bị mạng dựa trên N_i .

Một cách tùy chọn, khối nhận được tạo cấu hình để nhận thông tin tín hiệu chủ được gửi bởi thiết bị mạng, và khối xử lý được tạo cấu hình để xác định thông tin kênh dựa trên thông tin tín hiệu chủ được nhận bởi khối nhận, và xác định bảng mã của UE dựa trên thông tin kênh. Khối xử lý còn được tạo cấu hình để lượng tử hóa bảng mã của UE, để có giá trị được lượng tử hóa.

Một cách tùy chọn, khối xử lý còn được tạo cấu hình để thực hiện xử lý chuẩn hóa trên w_i dựa trên phần tử thứ N trong w_i , trong đó N là số nguyên lớn hơn hoặc bằng 1 và nhỏ hơn hoặc bằng K; và khi $i=N$, $N_i=0$.

Một cách tùy chọn, khi $i \neq N$, giá trị của N_i được tương quan dương với giá trị biên độ của phần tử thứ i.

Một cách tùy chọn, giá trị của N là giá trị được thỏa thuận trước giữa UE and thiết bị mạng. Chẳng hạn, N bằng 1 hoặc K.

Một cách tùy chọn, khi $i \neq N$,
$$N_i = N_{total} \cdot \left\lfloor \frac{\rho_i}{\sum_{i=1}^K \rho_i} \right\rfloor$$
, trong đó ρ_i is giá trị biên độ của phần tử thứ i, $\lfloor x \rfloor$ đại diện số nguyên lớn nhất không lớn hơn x, và N_{total} là số lượng các bit bị chiếm bởi các giá trị lượng tử hóa của tất cả các phần tử trong w_i .

Một cách tùy chọn, khi $i \neq N$, $N_i = N_{base} + N_{add,i}$, trong đó N_{base} là số lượng bit cơ sở bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i, và $N_{add,i}$ là số lượng bit bổ sung bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i.

Một cách tùy chọn, $N_{add,i}$ thu được sau khi phân phối còn được thực hiện dựa trên số lượng $N_{res} = N_{total} - (K-1)N_{base}$ bit còn lại, và

$$N_{add,i} = \begin{cases} N_{total} - (K-1)N_{base} & i = 1 \\ \lfloor N_{add,i-1} / 2 \rfloor & i > 2 \\ 1 & N_{add,i-1} = 1 \end{cases}$$

$\lfloor x \rfloor$ đại diện số nguyên lớn nhất không lớn hơn x .

Một cách tùy chọn, x_i là số phức và gồm biên độ và pha, và khi $i \neq N$, khối xử lý còn được tạo cấu hình để lượng tử hóa biên độ của phần tử thứ i ; và khi lượng tử hóa biên độ của phần tử thứ i , khối xử lý được tạo cấu hình để lượng tử hóa biên độ vi phân của phần tử thứ i , trong đó biên độ

vi phân của phần tử thứ i là tỷ lệ $\frac{\rho_i}{\rho_{i-1}}$ của giá trị biên độ ρ_i của phần tử thứ i trên giá trị biên độ ρ_{i-1} của phần tử thứ $(i-1)$.

Một cách tùy chọn, khối xử lý được tạo cấu hình để: ánh xạ biên độ vi phân $\frac{\rho_i}{\rho_{i-1}}$ của phần tử thứ i đến miền góc, để có ζ_i ; và lượng tử hóa ζ_i .

Một cách tùy chọn, khi giá trị biên độ của phần tử thứ i nhỏ hơn giá trị biên độ của phần tử thứ $(i-1)$, khoảng của biên độ vi phân là $(0, 1)$, và

khối xử lý được tạo cấu hình để ánh xạ biên độ vi phân $\frac{\rho_i}{\rho_{i-1}}$ của phần tử thứ i đến miền góc để lượng tử hóa; hoặc khi giá trị biên độ của phần tử thứ i lớn hơn giá trị biên độ của phần tử thứ $(i-1)$, khối xử lý được tạo cấu hình để thiết lập giá trị lượng tử hóa của biên độ của phần tử thứ i trên 1.

$$\text{Chẳng hạn, } \begin{cases} \zeta_i = \frac{4}{\pi} \tan^{-1} \left(\frac{\rho_i}{\rho_{i-1}} \right) & \rho_{i-1} > \rho_i \\ \zeta_i = 1 & \rho_{i-1} < \rho_i \end{cases}$$

Một cách tùy chọn, x_i là số phức và gồm biên độ và pha, và khi $i \neq N$, khối xử lý được tạo cấu hình để lượng tử hóa pha của phần tử thứ i bằng cách sử dụng MPSK.

Một cách tùy chọn, khi số lượng các bit được phân phối cho lượng tử hóa pha của phần tử thứ i là b , pha được lượng tử hóa thuộc $\frac{j}{2^b} 2\pi$, trong đó $j = 0 \sim 2^b - 1$.

Một cách tùy chọn, khi $i \neq N$, khối xử lý được tạo cấu hình để xác định

riêng rẽ số lượng N_{i-amp} các bit bị chiếm bởi giá trị lượng tử hóa của biên độ của phần tử thứ i và số lượng $N_{i-phase}$ các bit bị chiếm bởi giá trị lượng tử hóa của pha của phần tử thứ i . Khi N_i nhỏ hơn ngưỡng, $N_{i-phase} = N_i$; or khi N_i lớn hơn hoặc bằng ngưỡng, N_{i-amp} và $N_{i-phase}$ được xác định dựa trên tỷ lệ, và $N_{i-amp} + N_{i-phase} = N_i$.

$$N_{i-phase} = \begin{cases} N_i & N_i \leq 2 \\ 2 & 2 < N_i \leq 4 \\ \lfloor N_i * \omega \rfloor & N_i > 4 \end{cases}, \text{ và}$$

Một cách tùy chọn,

$$N_{i-amp} = N_i - N_{i-phase}, \text{ trong đó}$$

$0 < \omega < 1$, và ω là tỷ lệ của $N_{i-phase}$ trên N_{total} .

UE theo phương án thực hiện sáng chế xác định số lượng N_i các bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i trong m_1 , và các giá trị lượng tử hóa của ít nhất hai phần tử trong m_1 chiếm các số lượng bit khác nhau, sao cho độ chính xác lượng tử hóa có thể được cải thiện, và ngoài ra, CSI độ chính xác phản hồi có thể được cải thiện.

Dựa trên ý tưởng kỹ thuật tương tự, phương án thực hiện sáng chế đề xuất thiết bị mạng 400, được tạo cấu hình để thực hiện phương pháp theo các phương án thực hiện sáng chế. Đối với nội dung liên quan, tham khảo các phần mô tả của phương pháp, và các chi tiết không được mô tả ở đây. Thiết bị mạng có thể truyền thông với UE theo các phương án thực hiện sáng chế. Như được thể hiện trên Fig.4:

Thiết bị mạng 400 gồm khối nhận 401 và khối xử lý 402. Khối xử lý có thể cụ thể là bộ xử lý, và khối nhận có thể cụ thể là bộ nhận. Một cách tùy chọn, thiết bị mạng có thể còn gồm khối gửi 403. Khối gửi có thể cụ thể là bộ truyền.

Khối nhận được tạo cấu hình để nhận chuỗi bit được gửi bởi UE UE, trong đó chuỗi bit gồm giá trị lượng tử hóa của bảng mã của CSI của UE ở mỗi lớp vận chuyên, giá trị lượng tử hóa của bảng mã của CSI ở mỗi lớp vận chuyên của UE gồm giá trị lượng tử hóa của phần tử x_i trong w_2 , và các giá trị lượng tử hóa của ít nhất hai phần tử trong w_2 trong chuỗi bit chiếm các số lượng bit khác nhau. Đối với bảng mã của CSI ở mỗi lớp vận chuyên của UE, tham khảo các phần mô tả nêu trên, và các chi tiết không được mô tả ở đây.

Khối xử lý được tạo cấu hình để xác định số lượng N_i các bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i trong w_2 ; và được tạo cấu hình để trích rút giá trị lượng tử hóa của phần tử thứ i từ chuỗi bit nhận được dựa trên N_i .

Một cách tùy chọn, khối xử lý còn được tạo cấu hình để: xác định, dựa trên giá trị lượng tử hóa được xác định, bảng mã được sử dụng bởi UE; và mã hóa, dựa trên bảng mã, tín hiệu được gửi đến UE. Khối gửi được tạo cấu hình để gửi tín hiệu được mã hóa đến UE. Một cách tùy chọn, khối gửi được tạo cấu hình để gửi tín hiệu chủ đến UE, sao cho UE thực hiện ước tính kênh.

Một cách tùy chọn, phần tử thứ N trong w_2 là tham số được sử dụng bởi UE để thực hiện xử lý chuẩn hóa trên w_2 , và N là số nguyên lớn hơn hoặc bằng 1 và nhỏ hơn hoặc bằng K ; và khi $i=N$, $N_i=0$.

Một cách tùy chọn, khi $i \neq N$, giá trị của N_i được tương quan dương với an giá trị biên độ của phần tử thứ i .

Một cách tùy chọn, giá trị của N là giá trị được thỏa thuận trước giữa UE và thiết bị mạng. Chẳng hạn, N bằng 1 hoặc K .

Một cách tùy chọn, khi $i \neq N$,

$$N_i = N_{total} \cdot \left\lfloor \frac{\rho_i}{\sum_{i=1}^K \rho_i} \right\rfloor, \text{ trong đó } \rho_i \text{ là giá}$$

trị biên độ của phần tử thứ i , $\lfloor x \rfloor$ đại diện a số nguyên lớn nhất không

lớn hơn x , và N_{total} là số lượng các bit bị chiếm bởi các giá trị lượng tử hóa của tất cả các phần tử trong \mathbb{W}_i .

Một cách tùy chọn, khi $i \neq N$, $N_i = N_{base} + N_{add,i}$, trong đó N_{base} là số lượng bit cơ sở bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i , và $N_{add,i}$ là số lượng bit bổ sung bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i .

Một cách tùy chọn, $N_{add,i}$ thu được sau khi thực hiện phân phối thêm dựa trên số lượng $N_{rem} = N_{total} - (K-1)N_{base}$ các bit còn lại, và

$$N_{add,i} = \begin{cases} N_{total} - (K-1)N_{base} & i = 1 \\ \lfloor N_{add,i-1} / 2 \rfloor & i > 2 \\ 1 & N_{add,i-1} = 1 \end{cases}$$

$\lfloor x \rfloor$ đại diện số nguyên lớn nhất không lớn hơn x .

Một cách tùy chọn, x_i là số phức và gồm biên độ và pha, và khi $i \neq N$, khối xử lý được tạo cấu hình để xác định riêng rẽ số lượng N_{i-amp} các bit bị chiếm bởi giá trị lượng tử hóa của biên độ của phần tử thứ i và số lượng $N_{i-phase}$ các bit bị chiếm bởi giá trị lượng tử hóa của pha của phần tử thứ i . Giá trị lượng tử hóa của biên độ của phần tử thứ i là biên độ vi phân của phần tử thứ i , và biên độ vi phân của phần tử thứ i là tỷ lệ $\frac{\rho_i}{\rho_{i-1}}$ giá trị biên độ ρ_i của phần tử thứ i trên giá trị biên độ ρ_{i-1} của phần tử thứ $(i-1)$.

Một cách tùy chọn, khi N_i nhỏ hơn ngưỡng, $N_{i-phase} = N_i$; hoặc khi N_i lớn hơn hoặc bằng ngưỡng, N_{i-amp} và $N_{i-phase}$ được xác định dựa trên tỷ lệ, và $N_{i-amp} + N_{i-phase} = N_i$.

$$N_{i-phase} = \begin{cases} N_i & N_i \leq 2 \\ 2 & 2 < N_i \leq 4 \\ \lfloor N_i * \omega \rfloor & N_i > 4 \end{cases}, \text{ và}$$

Một cách tùy chọn,

$$N_{i-amp} = N_i - N_{i-phase}, \text{ trong đó}$$

$0 < \omega < 1$, và ω là tỷ lệ $N_{i-phase}$ trên N_{total} .

Một cách tùy chọn, giá trị lượng tử hóa của biên độ của phần tử thứ i là:

$$(\rho_i)^q = (\rho_{i-1})^q \cdot \left(\frac{\rho_i}{\rho_{i-1}} \right)^q$$

$(\rho_i)^q$ đại diện giá trị lượng tử hóa của biên độ của phần tử thứ i trong

\mathbb{W}_3 , và $\left(\frac{\rho_i}{\rho_{i-1}} \right)^q$ đại diện giá trị lượng tử hóa của biên độ vi phân của phần tử thứ i trong \mathbb{W}_2 .

Thiết bị mạng theo phương án thực hiện sáng chế xác định số lượng N_i các bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i trong \mathbb{W}_3 , và các giá trị lượng tử hóa của ít nhất hai phần tử trong \mathbb{W}_2 chiếm các số lượng bit khác nhau, sao cho độ chính xác lượng tử hóa có thể được cải thiện, và ngoài ra, CSI độ chính xác phản hồi có thể được cải thiện.

Phương án thực hiện sáng chế đề xuất hệ thống truyền thông, gồm UE và thiết bị mạng theo các phương án thực hiện sáng chế.

Dựa trên ý tưởng kỹ thuật tương tự, phương án thực hiện sáng chế đề xuất UE 500, được tạo cấu hình để thực hiện phương pháp theo các phương án thực hiện sáng chế. Đối với nội dung liên quan, tham khảo các phần mô tả của phương pháp, và các chi tiết không được mô tả ở đây. Fig.5 là sơ đồ của cấu trúc phần cứng của UE 500 theo phương án thực hiện sáng chế. Như được thể hiện trên Fig.5, UE 500 gồm bộ xử lý 502, bộ thu phát 504, các anten 506, bộ nhớ 508, giao diện I/O (input/output –

nhập/xuất) 510, và đường truyền 512. Bộ thu phát 504 còn gồm bộ truyền 5042 và bộ nhận 5044. Bộ nhớ 508 còn được tạo cấu hình để lưu trữ lệnh 5082 và dữ liệu 5084. Ngoài ra, bộ xử lý 502, bộ thu phát 504, bộ nhớ 508, và giao diện I/O 510 truyền thông với và được kết nối với nhau bằng cách sử dụng đường truyền 512, và các anten 506 được kết nối với bộ thu phát 504.

Bộ xử lý 502 có thể là bộ xử lý đa năng, và chẳng hạn, gồm nhưng không bị giới hạn ở CPU (khối xử lý trung tâm), hoặc có thể là bộ xử lý chuyên dụng, và chẳng hạn, gồm nhưng không bị giới hạn ở DSP (Digital Signal Processor – bộ xử lý tín hiệu số), ASIC (Application-Specific Integrated Circuit – mạch tích hợp ứng dụng cụ thể), và FPGA (Field Programmable Gate Array – mảng cổng dạng trường lập trình được). Ngoài ra, bộ xử lý 502 có thể theo cách khác là tổ hợp của các bộ xử lý. Bộ xử lý 502 được tạo cấu hình để thực hiện phương pháp phản hồi CSI theo các phương án thực hiện sáng chế. Bộ xử lý 502 có thể là bộ xử lý dành riêng để thực hiện các hoạt động và/hoặc các bước nêu trên, hoặc bộ xử lý có thể đọc và thực thi lệnh 5082 được lưu trữ trong bộ nhớ 508, để thực hiện các hoạt động và/hoặc các bước nêu trên. Bộ xử lý 502 có thể cần sử dụng dữ liệu 5084 trong quá trình thực hiện các hoạt động và/hoặc các bước nêu trên.

Bộ thu phát 504 gồm bộ truyền 5042 và bộ nhận 5044. Bộ truyền 5042 được tạo cấu hình để gửi tín hiệu UL đến thiết bị mạng bằng cách sử dụng ít nhất một trong các anten 506. Bộ nhận 5044 được tạo cấu hình để nhận tín hiệu DL từ thiết bị mạng bằng cách sử dụng ít nhất một trong các anten 506. Bộ truyền 5042 được tạo cấu hình cụ thể để thực hiện hoạt động bằng cách sử dụng ít nhất một trong các anten 506, và bộ nhận 5044 được tạo cấu hình cụ thể để thực hiện hoạt động bằng cách sử dụng ít nhất một trong các anten 506.

Bộ nhớ 508 có thể là các loại phương tiện lưu trữ khác nhau, chẳng

hạn, RAM (Random Access Memory – bộ nhớ truy nhập ngẫu nhiên), ROM (Read-Only Memory – bộ nhớ chỉ đọc), NVRAM (Non-Volatile RAM – RAM bất biến), PROM (Programmable ROM – ROM lập trình được), EPROM (Erasable PROM – PROM xóa được), EEPROM (Electrically Erasable PROM – PROM xóa được bằng điện), bộ nhớ nhanh, bộ nhớ quang, và thanh ghi. Bộ nhớ 508 được tạo cấu hình để lưu trữ lệnh 5082 và dữ liệu 5084. Bộ xử lý 502 có thể đọc và thực thi lệnh 5082 được lưu trữ trong bộ nhớ 508, để thực hiện các hoạt động và/hoặc các bước nêu trên, và có thể cần sử dụng dữ liệu 5084 trong quá trình thực hiện các hoạt động và/hoặc các bước nêu trên.

Giao diện I/O 510 được tạo cấu hình để: nhận lệnh và/hoặc dữ liệu từ thiết bị ngoại vi, và gửi lệnh và/hoặc dữ liệu đến thiết bị ngoại vi.

Nên lưu ý rằng trong quá trình triển khai cụ thể, UE 500 có thể còn gồm linh kiện phần cứng khác, và không thực hiện liệt kê ở đây.

Dựa trên ý tưởng kỹ thuật tương tự, phương án thực hiện sáng chế đề xuất thiết bị mạng 600, được tạo cấu hình để thực hiện phương pháp theo các phương án thực hiện sáng chế. Đối với nội dung liên quan, tham khảo các phần mô tả của phương pháp, và các chi tiết không được mô tả ở đây. Fig.6 là sơ đồ của cấu trúc phần cứng của thiết bị mạng 600 theo phương án thực hiện sáng chế. Như được thể hiện trên Fig.6, thiết bị mạng 600 gồm bộ xử lý 602, bộ thu phát 604, các anten 606, bộ nhớ 608, giao diện I/O 610, và đường truyền 612. Bộ thu phát 604 còn gồm bộ truyền 6042 và bộ nhận 6044. Bộ nhớ 608 còn được tạo cấu hình để lưu trữ lệnh 6082 và dữ liệu 6084. Ngoài ra, bộ xử lý 602, bộ thu phát 604, bộ nhớ 608, và giao diện I/O 610 truyền thông với và được kết nối với nhau bằng cách sử dụng đường truyền 612, và các anten 606 được kết nối với bộ thu phát 604.

Bộ xử lý 602 có thể là bộ xử lý đa năng, và chẳng hạn, gồm nhưng không bị giới hạn ở CPU, hoặc có thể là bộ xử lý dành riêng, và chẳng

hạn, gồm nhưng không bị giới hạn ở DSP, ASIC, và FPGA. Ngoài ra, bộ xử lý 602 có thể theo cách khác tổ hợp của các bộ xử lý. Bộ xử lý 602 được tạo cấu hình để thực hiện phương pháp theo các phương án thực hiện sáng chế. Bộ xử lý 602 có thể là bộ xử lý dành để thực hiện các hoạt động và/hoặc các bước nêu trên, hoặc bộ xử lý có thể đọc và thực thi lệnh 6082 được lưu trữ trong bộ nhớ 608, để thực hiện các hoạt động và/hoặc các bước nêu trên. Bộ xử lý 602 có thể cần sử dụng dữ liệu 6084 trong suốt quá trình thực hiện các hoạt động và/hoặc các bước nêu trên.

Bộ thu phát 604 gồm bộ truyền 6042 và bộ nhận 6044. Bộ truyền 6042 được tạo cấu hình để gửi tín hiệu DL đến UE bằng cách sử dụng ít nhất một trong các anten 606. Bộ nhận 6044 được tạo cấu hình để nhận tín hiệu UL từ UE bằng cách sử dụng ít nhất một trong các anten 606. Bộ truyền 6042 được tạo cấu hình cụ thể để thực hiện hoạt động bằng cách sử dụng ít nhất một trong các anten 606, và bộ nhận 6044 được tạo cấu hình cụ thể để thực hiện hoạt động bằng cách sử dụng ít nhất một trong các anten 606.

Bộ nhớ 608 có thể là các loại phương tiện lưu trữ khác nhau, chẳng hạn, RAM, ROM, NVRAM, PROM, EPROM, EEPROM, bộ nhớ nhanh, bộ nhớ quang, và thanh ghi. Bộ nhớ 608 được tạo cấu hình để lưu trữ lệnh 6082 và dữ liệu 6084. Bộ xử lý 602 có thể đọc và thực thi lệnh 6082 được lưu trữ trong bộ nhớ 608, để thực hiện các hoạt động và/hoặc các bước nêu trên. Bộ xử lý có thể cần sử dụng dữ liệu 6084 trong quá trình thực hiện các hoạt động và/hoặc các bước nêu trên.

Giao diện I/O 610 được tạo cấu hình để: nhận lệnh và/hoặc dữ liệu từ thiết bị ngoại vi, và gửi lệnh và/hoặc dữ liệu đến thiết bị ngoại vi.

Nên lưu ý rằng trong quá trình triển khai cụ thể, thiết bị mạng 600 có thể gồm linh kiện phần cứng khác, và không liệt kê ở đây.

Người có kiến thức trung bình trong lĩnh vực có thể hiểu rằng tất cả hoặc một số bước của các phương pháp nêu trên thể được thực hiện bằng

chương trình ra lệnh phần cứng liên quan. Chương trình có thể được lưu trữ trong vật lưu trữ máy tính đọc được. Vật lưu trữ gồm: ROM, RAM, và đĩa quang.

Tóm lại, các phần mô tả nêu trên chỉ là các ví dụ của các phương án thực hiện sáng chế, nhưng không được nhằm giới hạn phạm vi bảo hộ của sáng chế. Biến thể bất kỳ, thay thế tương đương, hoặc cải tiến được thực hiện mà không xa rời nguyên lý của sáng chế sẽ nằm trong phạm vi bảo hộ của sáng chế.

YÊU CẦU BẢO HỘ

1. Phương pháp phân hồi CSI (channel state information – thông tin trạng thái kênh) bao gồm các bước:

xác định, bởi UE (user equipment – thiết bị người dùng), bảng mã của CSI ở mỗi lớp vận chuyển của UE, trong đó bảng mã của CSI ở mỗi lớp vận chuyển của UE is:

$$W = W_1 \times W_2, \text{ trong đó}$$

w is bảng mã của CSI ở mỗi lớp vận chuyển của UE, W_1 là bảng mã mức - 1, $W_1 = [b_1 \ b_2 \ \dots \ b_K]$, b_i in w_1 đại diện từ mã, K là số lượng cột của W_1 , K là số nguyên dương lớn hơn hoặc bằng 1, W_2 là bảng mã mức - 2, W_2 được biểu diễn dưới dạng $W_2 = [X_1 \ X_2 \ \dots \ X_K]^T$, phần tử x_i trong W_2 là hệ số trọng số tương ứng với b_i trong w_1 , và i là số nguyên lớn hơn hoặc bằng 1 và nhỏ hơn hoặc bằng K;

xác định, bởi UE, số lượng N_i bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i trong w_2 , trong đó các giá trị lượng tử hóa của ít nhất hai phần tử trong w_2 chiếm các số lượng bit khác nhau; và

phân hồi, bởi UE, giá trị lượng tử hóa của phần tử thứ i đến thiết bị mạng dựa trên N_i .

2. Phương pháp theo điểm 1, trong đó phương pháp còn bao gồm các bước:

thực hiện xử lý chuẩn hóa trên w_2 dựa trên phần tử thứ N trong w_2 , trong đó N là số nguyên lớn hơn hoặc bằng 1 và nhỏ hơn hoặc bằng K; và

xác định số lượng N_i các bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i trong w_2 bao gồm bước:

xác định $N_i = 0$ khi $i = N$.

3. Phương pháp theo điểm 2, trong đó việc xác định số lượng N_i các bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i trong \mathcal{W}_2 bao gồm:

khi $i \neq N$, giá trị của N_i được tương quan dương với giá trị biên độ của phần tử thứ i .

4. Phương pháp theo điểm 2 hoặc 3, trong đó giá trị của N là giá trị được thỏa thuận trước giữa UE và thiết bị mạng.

5. Phương pháp theo điểm bất kỳ trong số các điểm từ 2 đến 4, trong đó khi $i \neq N$, $N_i = N_{base} + N_{add,i}$, trong đó

N_{base} là số lượng bit cơ sở bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i , và $N_{add,i}$ là số lượng bit bổ sung bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i .

6. Phương pháp nhận CSI bao gồm các bước:

nhận, bởi thiết bị mạng, chuỗi bit được gửi bởi UE, trong đó chuỗi bit bao gồm giá trị lượng tử hóa của bảng mã của CSI của UE ở mỗi lớp vận chuyển, và bảng mã của CSI ở mỗi lớp vận chuyển của UE là:

$$\mathcal{W} = \mathcal{W}_1 \times \mathcal{W}_2, \text{ trong đó}$$

\mathcal{W} là bảng mã của CSI ở mỗi lớp vận chuyển của UE, \mathcal{W}_1 là bảng mã mức - 1, $\mathcal{W}_1 = [b_1 \ b_2 \ \dots \ b_K]$, b_i trong \mathcal{W}_1 đại diện từ mã, K là số lượng cột của \mathcal{W}_1 , K là số nguyên dương lớn hơn hoặc bằng 1, \mathcal{W}_2 là bảng mã mức - 2, \mathcal{W}_2 được biểu diễn dưới dạng $\mathcal{W}_2 = [X_1 \ X_2 \ \dots \ X_K]^T$, phần tử x_i trong \mathcal{W}_2 là hệ số trọng số tương ứng với b_i trong \mathcal{W}_1 , i là số nguyên lớn hơn hoặc bằng 1 và nhỏ hơn hoặc bằng K , giá trị lượng tử hóa của bảng mã của CSI ở mỗi lớp vận chuyển của UE bao gồm giá trị lượng tử hóa của phần tử x_i trong \mathcal{W}_2 , và các giá trị lượng tử hóa của ít nhất hai

phần tử trong \mathbb{W}_2 trong chuỗi bit chiếm các số lượng bit khác nhau;

xác định, bởi thiết bị mạng, số lượng N_i các bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i trong \mathbb{W}_2 ; và

trích rút, bởi thiết bị mạng, giá trị lượng tử hóa của phần tử thứ i từ chuỗi bit nhận được dựa trên N_i .

7. Phương pháp theo điểm 6, trong đó phần tử thứ N trong \mathbb{W}_2 là tham chiếu được sử dụng bởi UE để thực hiện xử lý chuẩn hóa trên \mathbb{W}_1 , và N là số nguyên lớn hơn hoặc bằng 1 và nhỏ hơn hoặc bằng K ;

việc xác định số lượng N_i các bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i trong \mathbb{W}_2 bao gồm các bước:

xác định $N_i=0$ khi $i=N$; và

tổng các số lượng bit bị chiếm bởi các giá trị lượng tử hóa của $(K-1)$ phần tử khác ngoài phần tử thứ N trong \mathbb{W}_2 là số lượng N_{total} các bit bị chiếm bởi tất cả các giá trị lượng tử hóa của \mathbb{W}_2 .

8. Phương pháp theo điểm 7, trong đó việc xác định số lượng N_i các bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i trong \mathbb{W}_2 bao gồm:

khi $i \neq N$, giá trị của N_i được tương quan dương với giá trị biên độ của phần tử thứ i .

9. Phương pháp theo điểm 7 hoặc 8, trong đó giá trị của N là giá trị được thỏa thuận trước giữa UE và thiết bị mạng.

10. Phương pháp theo điểm bất kỳ trong số các điểm từ 7 đến 9, trong đó khi $i \neq N$, $N_i = N_{base} + N_{add,i}$, trong đó

N_{base} là số lượng bit cơ sở bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i , và $N_{add,i}$ là số lượng bit bổ sung bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i .

11. Thiết bị người dùng bao gồm:

khối xử lý, được tạo cấu hình để xác định bảng mã của CSI của UE ở mỗi lớp vật chuyên, trong đó bảng mã của CSI ở mỗi lớp vận chuyển của UE là:

$$W = W_1 \times W_2, \text{ trong đó}$$

W là bảng mã của CSI ở mỗi lớp vận chuyển của UE, W_1 là bảng mã mức - 1, $W_1 = [b_1 \ b_2 \ \dots \ b_K]$, b_i trong W_1 đại diện từ mã, K là số lượng cột của W_1 , K là số nguyên dương lớn hơn hoặc bằng 1, W_2 là bảng mã mức - 2, W_2 được biểu diễn dưới dạng $W_2 = [X_1 \ X_2 \ \dots \ X_K]^T$, phần tử x_i trong W_2 là hệ số trọng số tương ứng với b_i in W_1 , và i là số nguyên lớn hơn hoặc bằng 1 và nhỏ hơn hoặc bằng K ;

khối xử lý còn được tạo cấu hình để xác định số lượng N_i các bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i trong W_2 , trong đó các giá trị lượng tử hóa của ít nhất hai phần tử trong W_2 chiếm các số lượng bit khác nhau; và

khối gửi, được tạo cấu hình để phân hồi giá trị lượng tử hóa của phần tử thứ i đến thiết bị mạng dựa trên N_i .

12. Thiết bị theo điểm 11, trong đó khối xử lý còn được tạo cấu hình để thực hiện xử lý chuẩn hóa trên W_2 dựa trên phần tử thứ N trong W_2 , trong đó N là số nguyên lớn hơn hoặc bằng 1 và nhỏ hơn hoặc bằng K ; và khi $i=N$, $N_i=0$.

13. Thiết bị theo điểm 12, trong đó khi $i \neq N$, giá trị của N_i được tương quan dương với giá trị biên độ của phần tử thứ i .

14. Thiết bị theo điểm 11 hoặc 12, trong đó giá trị của N là giá trị được

thỏa thuận trước giữa UE và thiết bị mạng.

15. Thiết bị theo điểm bất kỳ trong số các điểm từ 12 đến 14, trong đó khi $i \neq N$, $N_i = N_{base} + N_{add,i}$, trong đó

N_{base} là số lượng bit cơ sở bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i , và $N_{add,i}$ là số lượng bit bổ sung bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i .

16. Thiết bị mạng bao gồm:

khối nhận, được tạo cấu hình để nhận chuỗi bit được gửi bởi UE, trong đó chuỗi bit bao gồm giá trị lượng tử hóa của bảng mã của CSI của UE ở mỗi lớp vận chuyển, và bảng mã của CSI ở mỗi lớp vận chuyển của UE là:

$$W = W_1 \times W_2, \text{ trong đó}$$

W là bảng mã của CSI ở mỗi lớp vận chuyển của UE, W_1 là bảng mã mức - 1, $W_1 = [b_1 \ b_2 \ \dots \ b_K]$, b_i trong W_1 đại diện từ mã, K là số lượng cột của W_1 , K là số nguyên dương lớn hơn hoặc bằng 1. W_2 là bảng mã mức - 2, W_2 được biểu diễn dưới dạng $W_2 = [X_1 \ X_2 \ \dots \ X_K]^T$, phần tử x_i trong W_2 là hệ số trọng số tương ứng với b_i trong W_1 , i là số nguyên lớn hơn hoặc bằng 1 và nhỏ hơn hoặc bằng K , giá trị lượng tử hóa của bảng mã của CSI ở mỗi lớp vận chuyển của UE bao gồm giá trị lượng tử hóa của phần tử x_i trong W_2 , và các giá trị lượng tử hóa của ít nhất hai phần tử trong W_2 trong chuỗi bit chiếm các số lượng bit khác nhau; và

khối xử lý, được tạo cấu hình để xác định số lượng N_i các bit bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i trong W_2 ; và được tạo cấu hình để trích rút giá trị lượng tử hóa của phần tử thứ i từ chuỗi bit nhận được dựa trên N_i .

17. Thiết bị theo điểm 16, trong đó phần tử thứ N trong \mathbb{N}_i là tham chiếu được sử dụng bởi UE để thực hiện xử lý chuẩn hóa trên \mathbb{N}_i , và N là số nguyên lớn hơn hoặc bằng 1 và nhỏ hơn hoặc bằng K; và

khi $i=N$, $N_i=0$.

18. Thiết bị theo điểm 17, trong đó khi $i \neq N$, giá trị của N_i được tương quan dương với giá trị biên độ của phần tử thứ i.

19. Thiết bị theo điểm 17 hoặc 18, trong đó giá trị của N là giá trị được thỏa thuận trước giữa UE và thiết bị mạng.

20. Thiết bị theo điểm bất kỳ trong số các điểm từ 17 đến 19, trong đó khi $i \neq N$, $N_i = N_{base} + N_{add,i}$, trong đó

N_{base} là số lượng bit cơ sở bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i, và $N_{add,i}$ là số lượng bit bổ sung bị chiếm bởi giá trị lượng tử hóa của phần tử thứ i.

21. Thiết bị người dùng bao gồm:

bộ nhớ và bộ xử lý; trong đó

bộ nhớ được tạo cấu hình để lưu trữ các lệnh;

bộ xử lý được tạo cấu hình để thực thi các lệnh, khi các lệnh được thực thi, phương pháp theo điểm bất kỳ trong số các điểm từ 1 đến 5 được thực hiện.

22. Thiết bị mạng, bao gồm:

bộ nhớ và bộ xử lý; trong đó

bộ nhớ được tạo cấu hình để lưu trữ các lệnh;

bộ xử lý được tạo cấu hình để thực thi các lệnh, khi các lệnh được

thực thi, phương pháp theo điểm bất kỳ trong số các điểm từ 6 đến 10 được thực hiện.

23. Vật lưu trữ máy tính đọc được lưu trữ chương trình, trong đó chương trình được sử dụng để thực hiện phương pháp theo điểm bất kỳ trong số các điểm từ 1 đến 5.

24. Vật lưu trữ máy tính đọc được lưu trữ chương trình, trong đó chương trình được sử dụng để thực hiện phương pháp theo điểm bất kỳ trong số các điểm từ 6 đến 10.

1/5

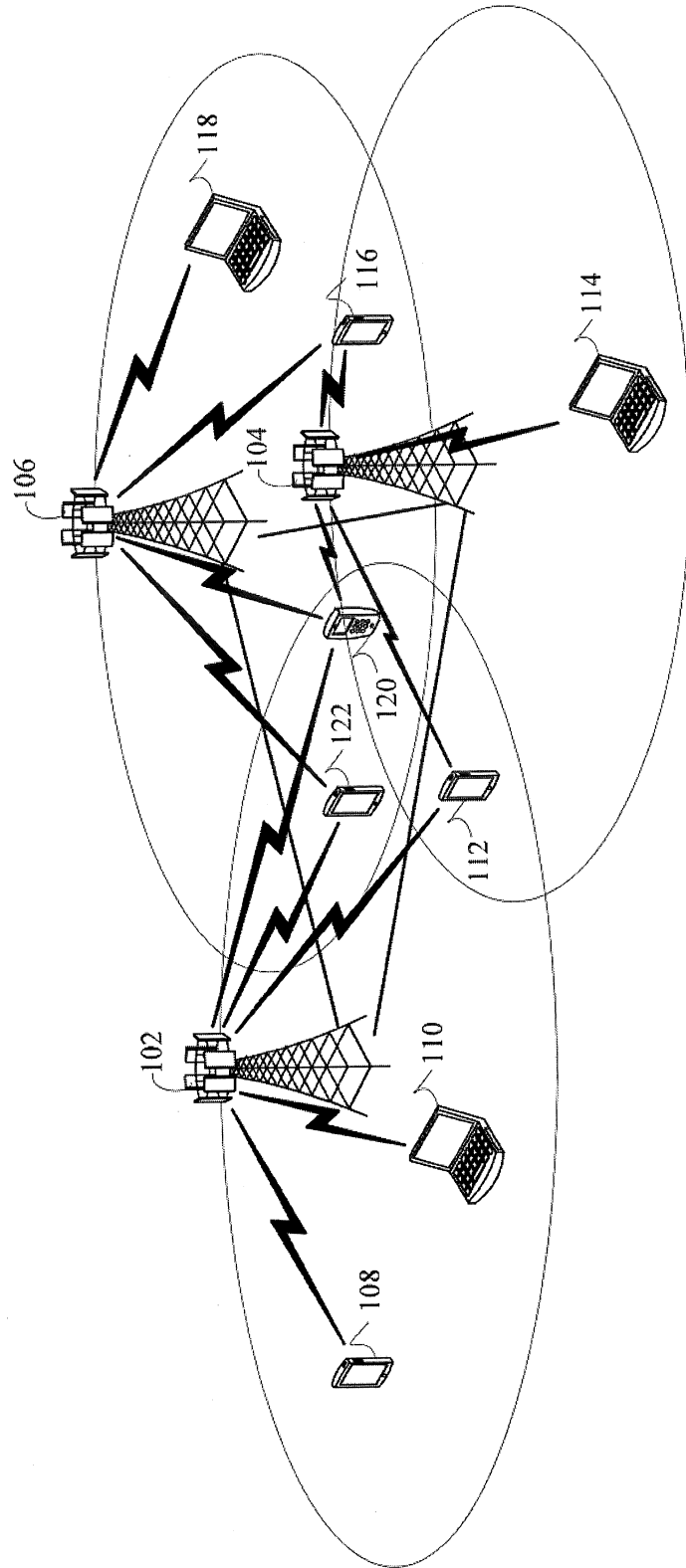


FIG. 1

2/5

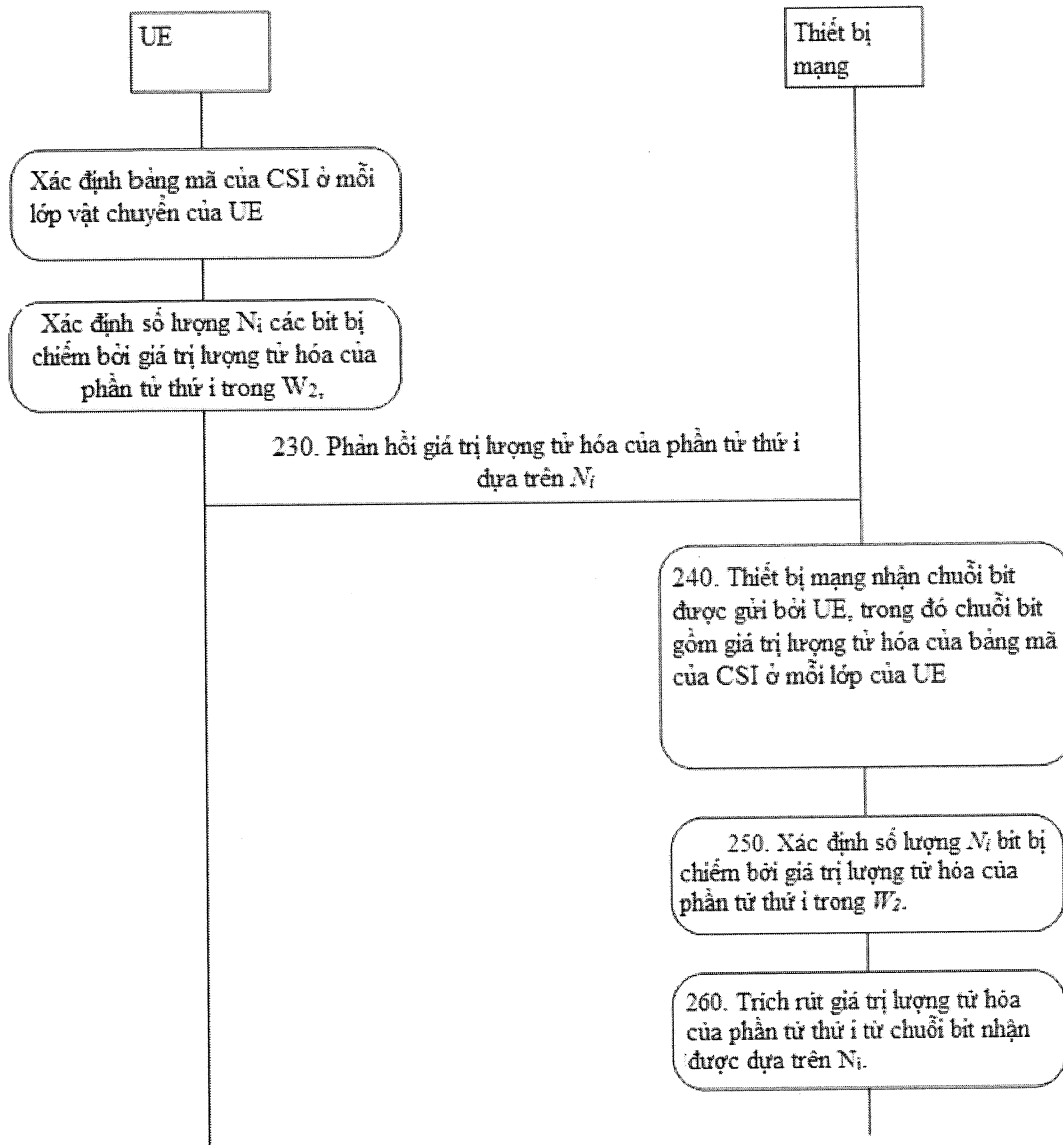


Fig.2

3/5

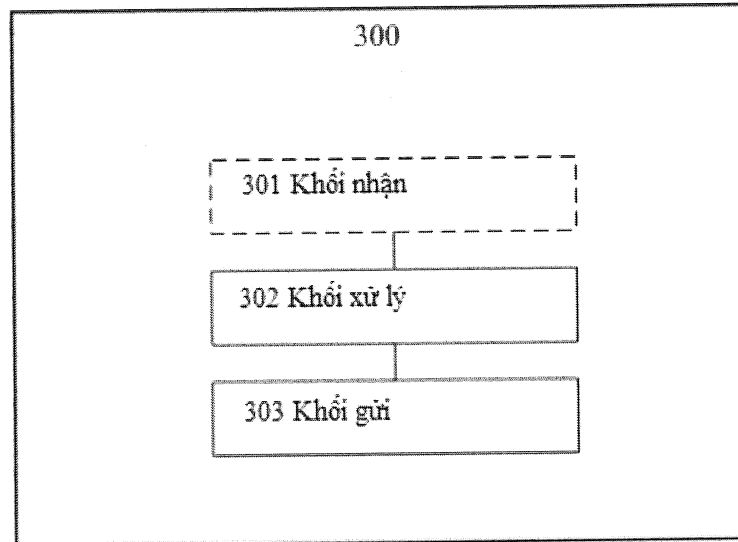


Fig.3

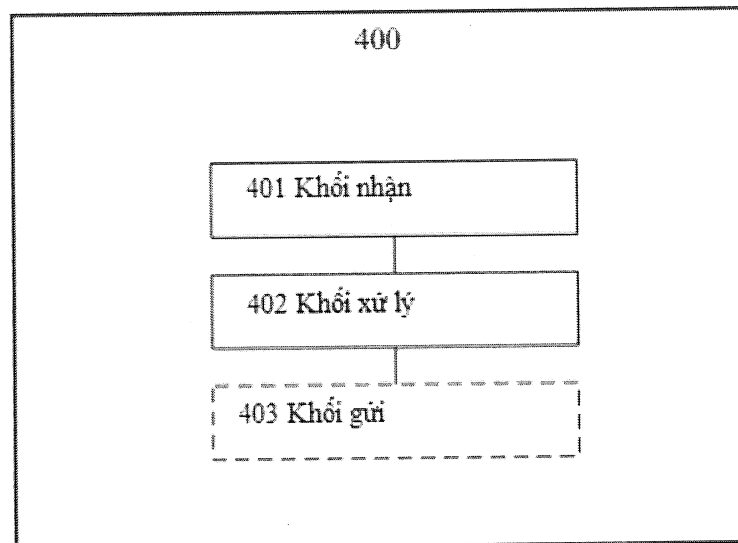


Fig.4

4/5

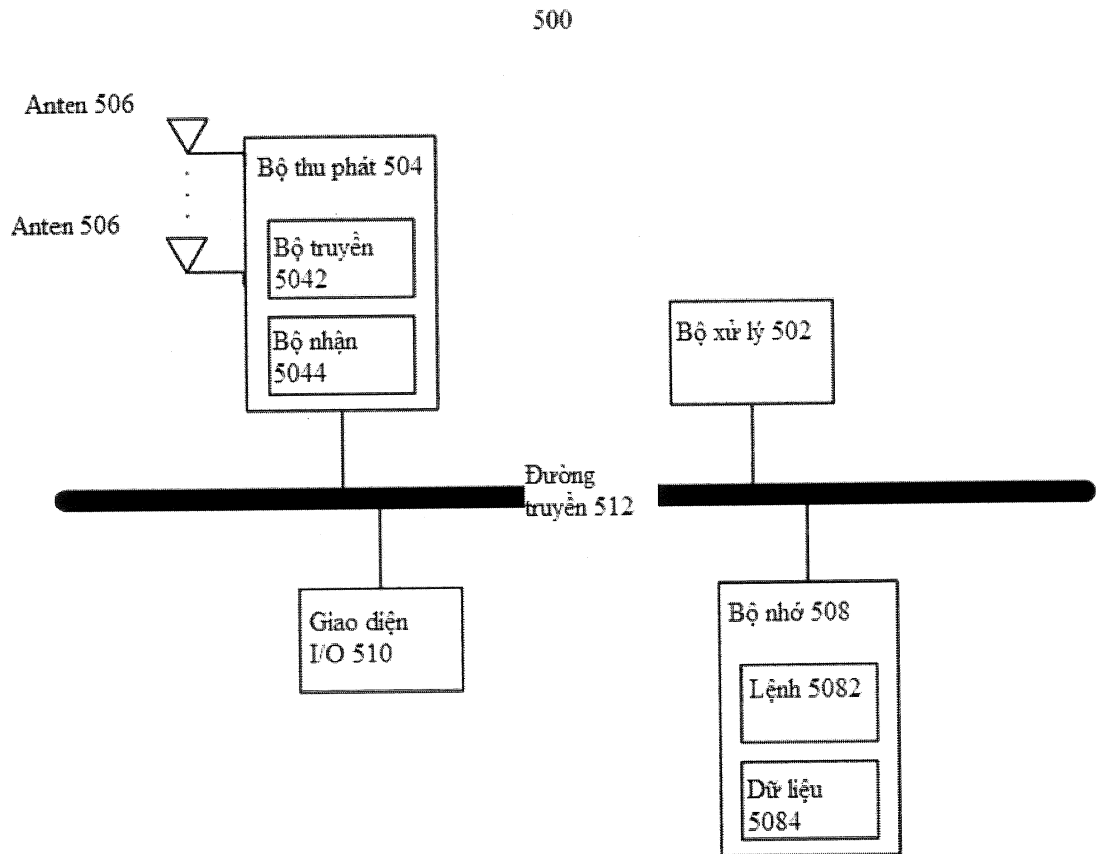


Fig.5

5/5

600

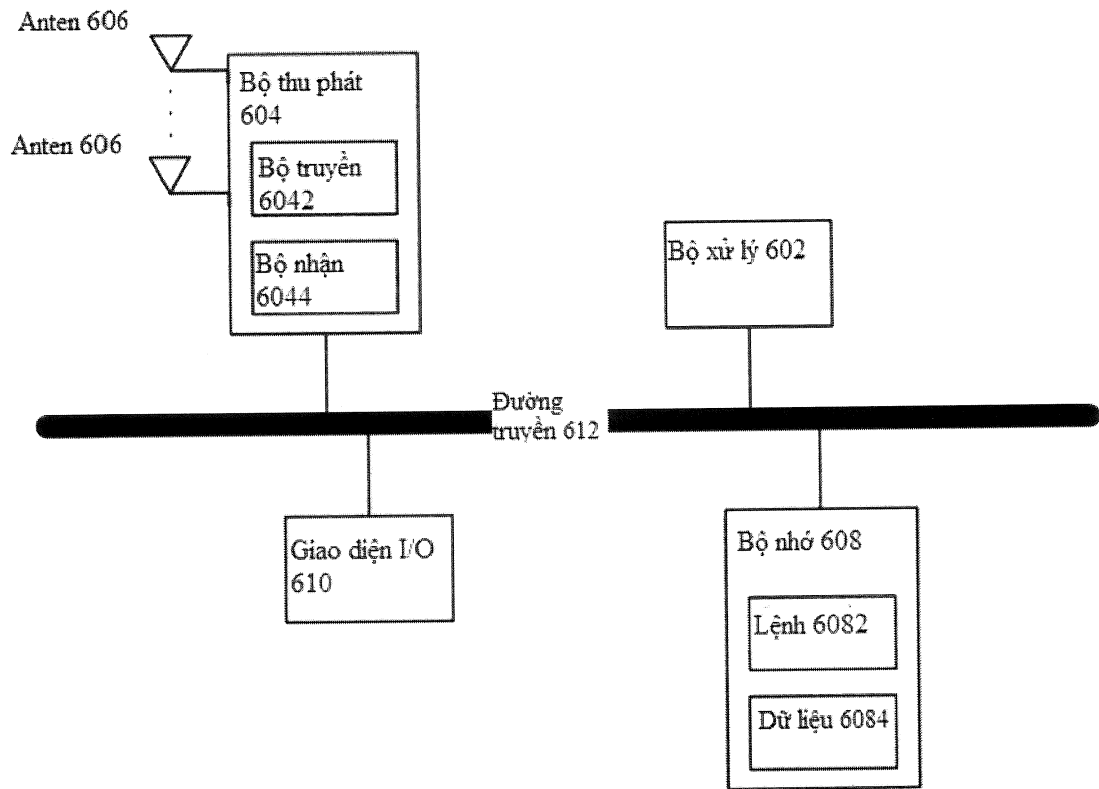


Fig.6